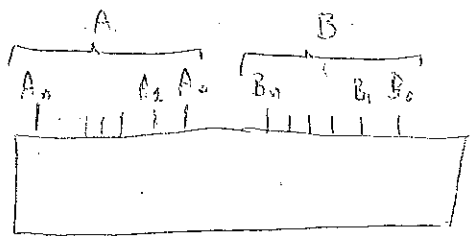


3. CIRCUITS COMBINACIONALS

- 3.1 COMPARADORS
- 3.2 MULTIPLEXORS/DEMULTIPLEXORS
- 3.3 CODIFICADORS/DECODIFICADORS
- 3.4 SUMADORS.

Circuit combinacional o combinatori: la seva sortida únicament depèn dels valors que es presenten a la seva entrada en un moment donat, les entrades, o inputs. El cas en què això no és així és el dels circuits que contenen elements de memòria, i la seva sortida en l'instant t és funció dels inputs a $t-1$ i del contingut dels elements de memòria a $t-1$. Aquesta segona classe de circuits s'anomenen circuits seqüencials, i, típicament, estan controlats per un senyal de rellotge (oscil·lador de S.D.).

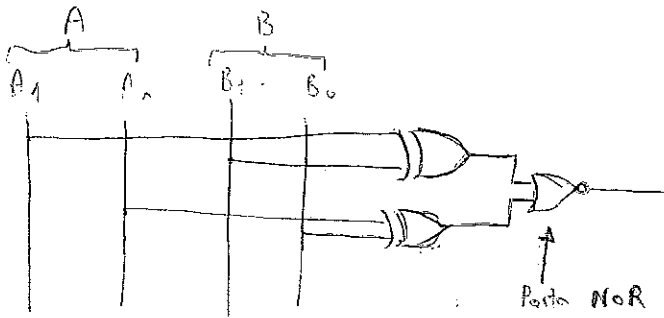
3.1 Comparadors: Circuit que compara si 2 "paraules binàries" (seqüències de bits d'una longitud donada) són iguals o no.



Es tracta de dissenyar un circuit que faci això.

$$S \rightarrow \begin{cases} 1 & \text{si } A = B \\ \phi & \text{si } A \neq B \end{cases}$$

* Aquest tipus de circuits que "fan algo concret" es dissenyen mitjançant tècniques matemàtiques no sempre semblants al mètode de Karnaugh. S'anomenen bbcs Funcionals, i naltros no enturem en el procés de disseny (matemàtica), sinó que anirem a estudiar el circuit ja fet.



$$\text{NOT} \left((A_1 \oplus B_1) \text{ OR } (A_0 \oplus B_0) \right)$$

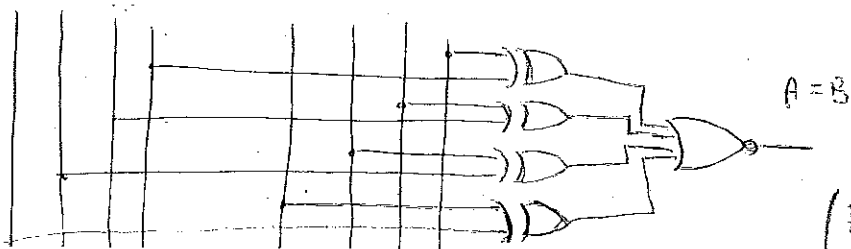
la OR sense el transistor inversor.

Fixa funció? Arem a compariar mitjançant la tàctica d'examinar tots els casos possibles:

A_1	A_0	B_1	B_0	x $(A_1 \oplus B_1)$	y $(A_0 \oplus B_0)$	$X \text{ OR } Y$	$\text{NOT}(X \text{ OR } Y)$	$A=B$
0	0	0	0	0	0	0	1	1
0	0	0	1	0	1	1	0	0
0	0	1	0	1	0	1	0	0
0	0	1	1	1	1	1	0	0
0	1	0	0	0	1	1	0	0
0	1	0	1	0	0	0	1	1
0	1	1	0	1	1	1	0	0
0	1	1	1	1	0	1	0	0
1	0	0	0	1	0	1	0	0
1	0	0	1	1	1	1	0	0
1	0	1	0	0	0	0	1	1
1	0	1	1	0	1	1	0	0
1	1	0	0	1	1	1	0	0
1	1	0	1	1	0	1	0	0
1	1	1	0	0	1	1	0	0
1	1	1	1	0	0	0	1	1

Extensió a ~~16~~ ¹⁶ paraules de màxim longitud:

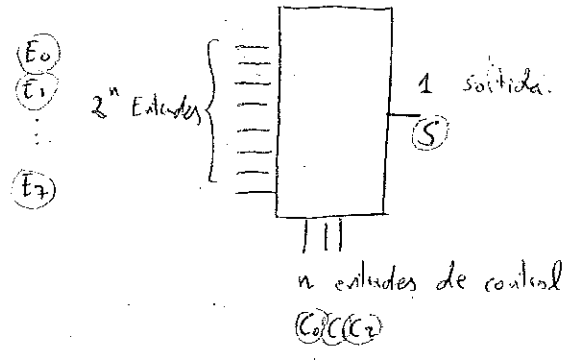
$A_3 A_2 A_1 A_0$ $B_3 B_2 B_1 B_0$



(Recorrar exemple del 1)

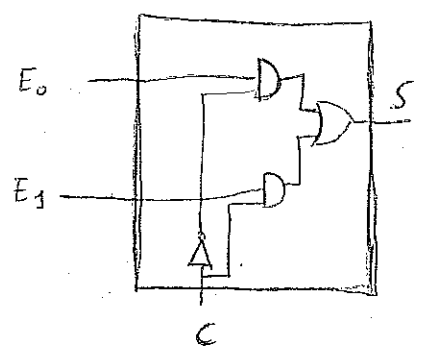
3.2 MULTIPLEXORS/DEMULTIPLEXORS

* Multiplexor: Circuit que té 2^n entrades de dades, 1 sortida de dades i n entrades de control. El valor binari de les entrades de control selecciona 1 de les 2^n entrades, que és la sortida.



C_2	C_1	C_0	S
0	0	0	E_0
0	0	1	E_1
0	1	0	E_2
0	1	1	E_3
1	0	0	E_4
1	0	1	E_5
1	1	0	E_6
1	1	1	E_7

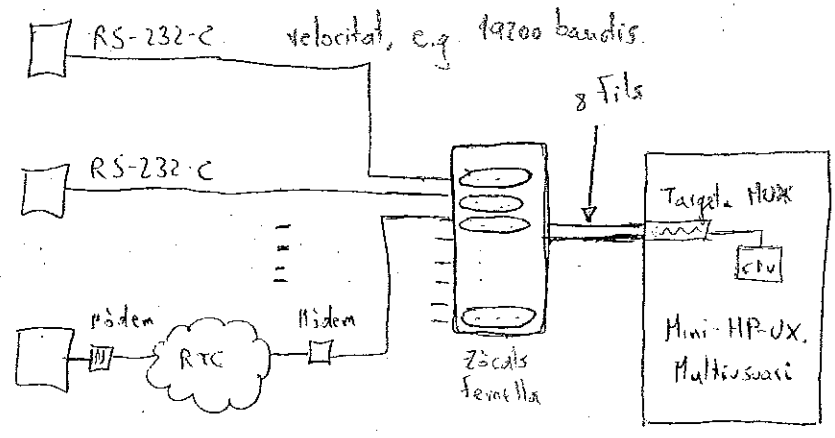
E.g. de MULTIPLEXOR DE $n=1$



C	S
0	E_0
1	E_1

E.g. de MUX $n=3$, Fotocòpia, Figura 3.12. Circuit MSI.

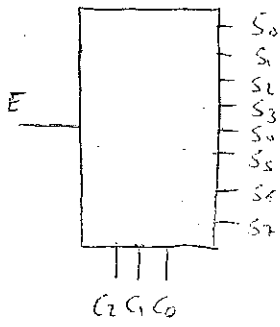
Exemples de funcionament:



Multiplexació dins la targeta: els valors C_2, C_1, C_0 van variant entre 000 i 111, un darrerre lèctre, a una certa velocitat en Hz. El circuit que genera aquest valor és un comutador mosfet del

* Demultiplexor.

Fa la funció inversa d'un multiplexor:

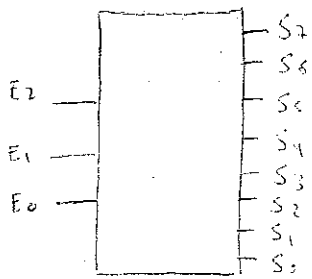


Cada selecció de sortida entre 8 per a l'input E.

No'l sabem.

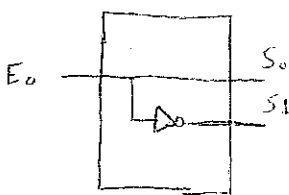
3.3 CODIFICADORS/DECODIFICADORS

Decodificador Es un circuit que pren n bits d'entrada, i amb ells tria un sortida entre 2^n (no hi ha bits de control).



E_2	E_1	E_0	S_7	S_6	S_5	S_4	S_3	S_2	S_1	S_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

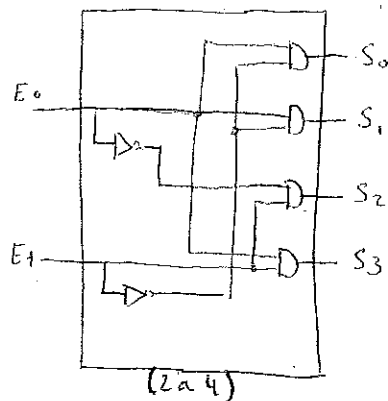
Exemple per $n=1$



(1 a 2)

E_0	S_0	S_1
0	0	1
1	1	0

Exemple per $n=2$



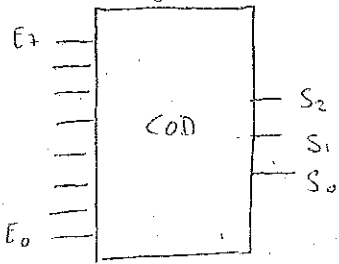
(2 a 4)

E_1	E_0	S_3	S_2	S_1	S_0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Exemple per $n=3$. Entrada: E_2, E_1, E_0 Sortida: $S_7, S_6, S_5, S_4, S_3, S_2, S_1, S_0$

En el disseny de microprocessadors, els decodificadors són una part vital de la ALU. Convé tenir molt clar el seu funcionament.

* Codificadors, fan la funció inversa d'un decodificador.



Codificador 8 a 3.

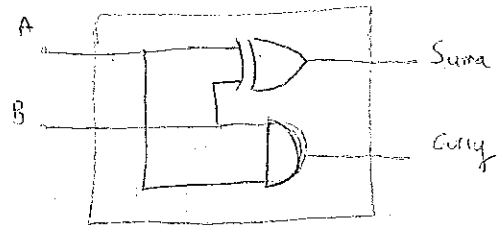
- Segons el senyal d'entrada s'activen els senyals de sortida corresponents.

-> Si codifiquem a 4 bits, $S_3 \dots S_0$, podem codificar un dígit BCD passant a tecla. (p.e.)
Mols saltam.

3.4 SUMADORS

Recordem la taula de suma binària

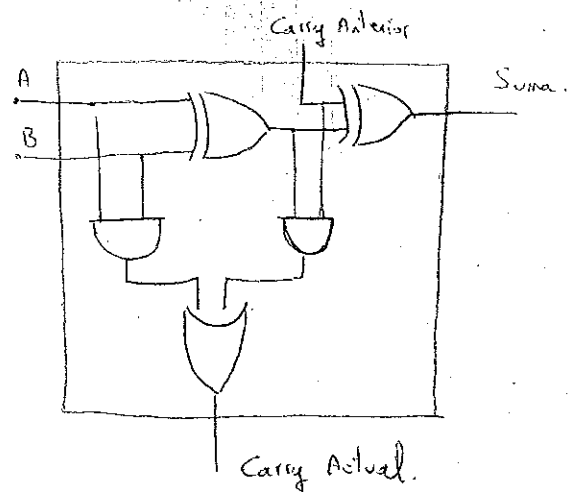
A	B	Suma	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1
		↑	↑
		$A \oplus B$	$A \wedge B$



Això és un semisumador d'1 bit.

Un sumador complet ha de tenir en compte el carry anterior.

A	B	Carry Anterior	Suma	Carry Actual
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



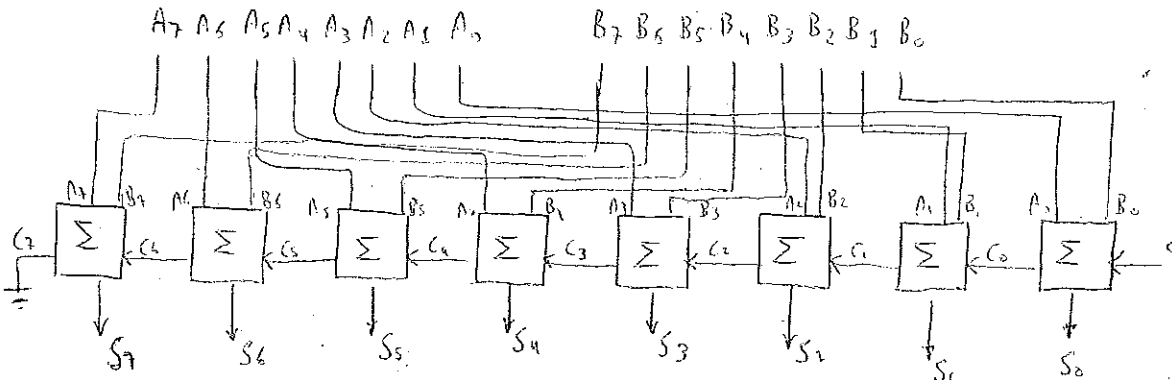
Sumador d'1 bit

Com es pot implementar un sumador de, per exemple, 8 bits?

Paraula A: $A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0$

Paraula B: $B_7 B_6 B_5 B_4 B_3 B_2 B_1 B_0$

$$\begin{array}{r} \text{Eg: } 5 \rightarrow 0000101 \\ +12 \quad + 00001100 \\ \hline 17 \quad 00010001 \end{array}$$



MULTIPLEXOR (8 entradas)

FONT: A. TANENBAUM. Prentice-Hall, (1992)

p.102 Organización de computadoras/Un enfoque estructurado

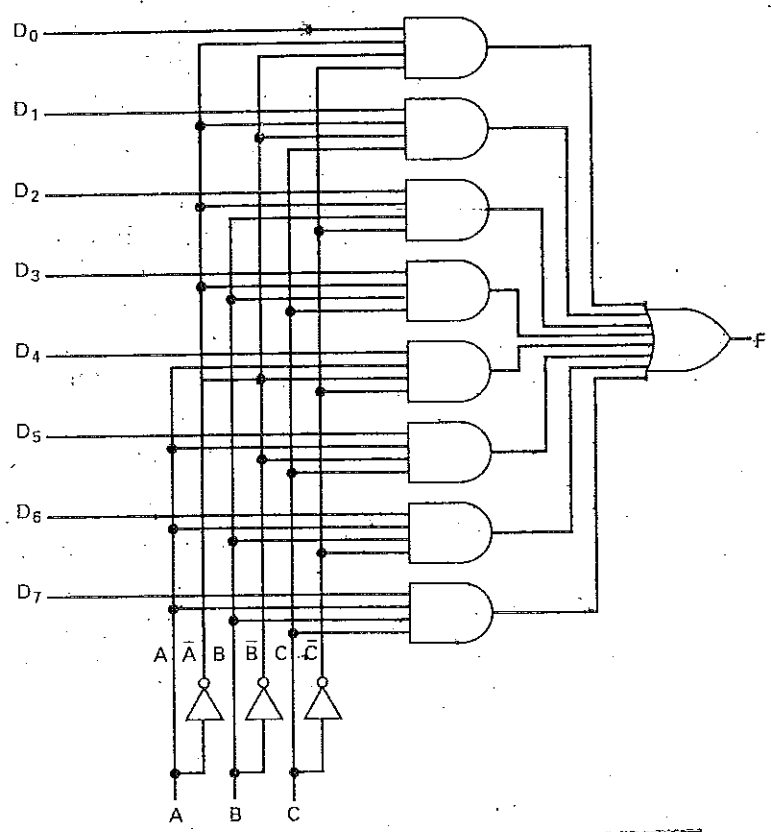


Fig. 3-12. Circuito multiplexor de ocho entradas.

DECODIFICADOR (3 a 8)

FONT: A. TANENBAUM Prentice-Hall, (1992)

p.104 Organización de computadoras/Un enfoque estructurado

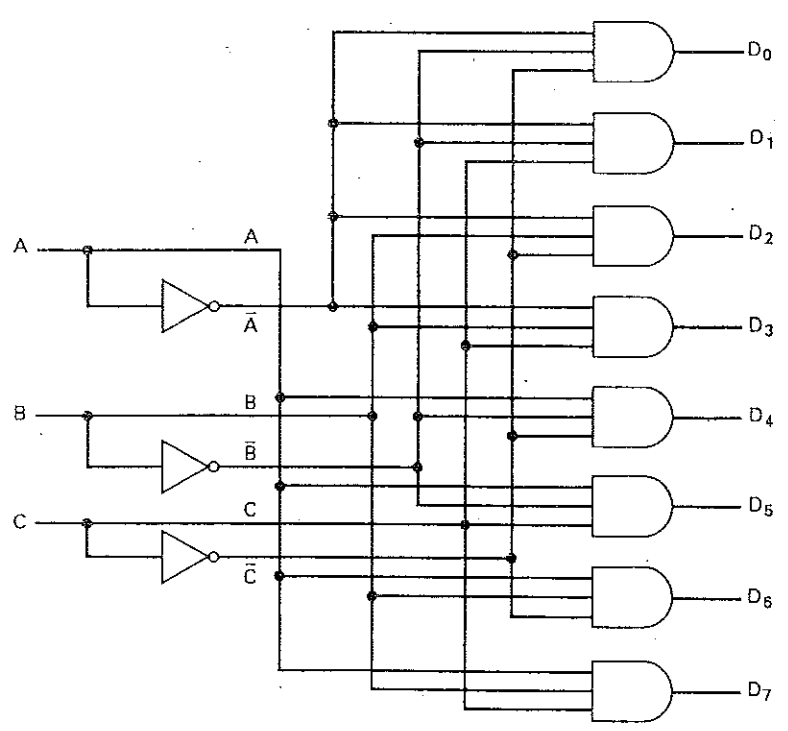


Fig. 3-14. Circuito decodificador de 3 a 8.

